

Introducción elemental a la temporización de circuitos

❖ Circuitos **COMBINACIONALES**:

- **Tiempo de propagación** (o retardo) de **una salida**:
 - ✓ Tiempo que transcurre desde que se produce un cambio en las entradas hasta que la salida toman el valor correspondiente a las nuevas entradas
- **Tiempo de propagación** (o retardo) de **un circuito**:
 - ✓ El tiempo de propagación de la salida con mayor tiempo de propagación
 - Es decir, el **tiempo** de propagación del **camino crítico** (camino con mayor retardo que va de las entradas a las salidas)

Flip-flops

❖ Tiempo de propagación “clock-to-Q”:

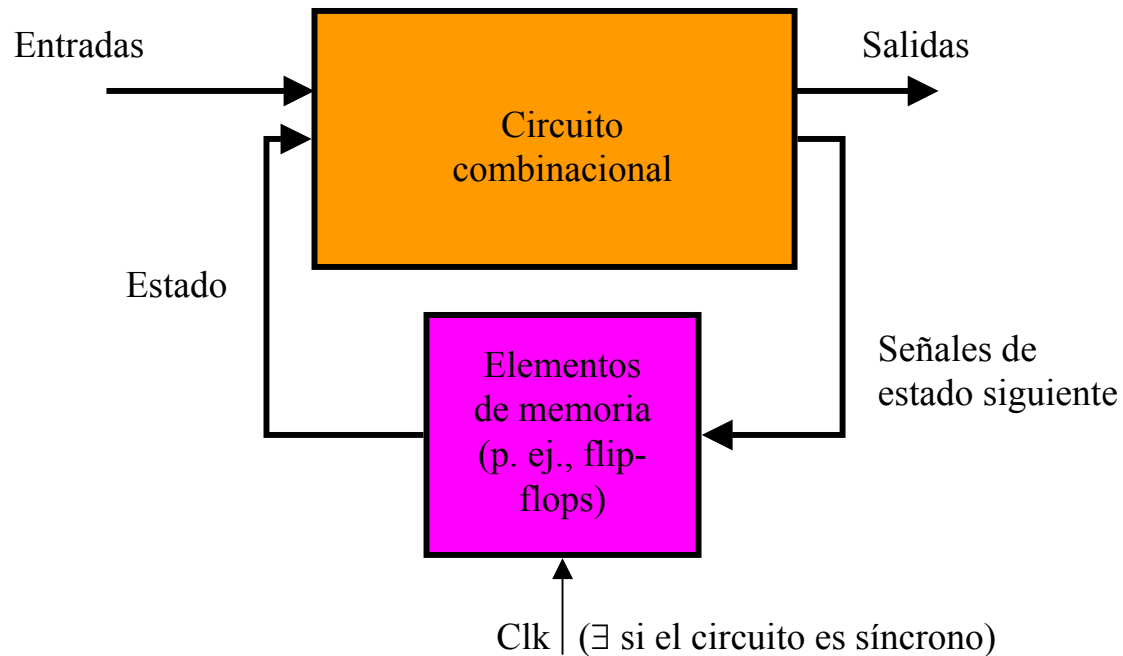
- Tiempo que transcurre desde que llega el **flanco activo del reloj** hasta que la salida (Q) toma el valor correspondiente a las entradas

❖ Tiempos de preparación (t_{setup}) y de retención (t_{hold}):

- Se caracterizan por que:
 - ✓ Las **entradas** del flip-flop deben ser **válidas y estables** al menos durante t_{setup} **antes** y t_{hold} **después** del **flanco activo del reloj**

Circuitos secuenciales

- ❖ Recuerdese la forma general de un circuito secuencial



Circuitos secuenciales síncronos: requisitos temporales para un correcto funcionamiento

- ❖ Tras un flanco activo del reloj (instante x):
1. Transcurrido el **tiempo de propagación del conjunto de flip-flops** (t_{pFF}) se ha actualizado el estado (instante $x + t_{pFF}$)
 2. Si a partir de $x + t_{pEM}$ no modificamos las entradas, transcurrido el **tiempo de propagación de la parte combinacional** (t_p) se han actualizado las señales de estado siguiente (instante $x + t_{pFF} + t_p$)
 3. Las señales de estado siguiente deben permanecer estables durante t_{setup} antes de que llegue otro flanco activo de reloj
- Conclusión:** lo más pronto que puede llegar el siguiente flanco es en el instante $x + t_{pFF} + t_p + t_{setup}$, es decir, el período del reloj, T , **no puede ser menor que** $t_{pFF} + t_p + t_{setup}$

$$T \geq t_{pFF} + t_p + t_{setup}$$

Circuitos secuenciales síncronos: tiempo de desviación (*skew* o sesgo del reloj)

- ❖ Cuando una misma señal de reloj se envía a distintos flip-flops, los flancos de la señal **no** llegan perfectamente **sincronizados** a todos ellos
- ❖ El sesgo del reloj (*s*) es la **máxima diferencia** que puede haber entre la llegada a dos flip-flops de un mismo flanco de reloj
- ❖ En un reloj de período *T*, ¿qué tiempo transcurrirá entre la última llegada, a los elementos de memoria, de un flanco activo del reloj y la primera llegada del siguiente flanco activo? Como mínimo ***T-s***
- ❖ Al tener en cuenta el sesgo del reloj, tenemos que **refinar la condición de la página anterior**, que quedará

$$\boxed{T-s \geq t_{pFF} + t_p + t_{setup}} \quad \text{o} \quad \boxed{T \geq t_{pFF} + t_p + t_{setup} + s}$$

Tiempos de contaminación

❖ En un circuito combinacional (t_{cc}):

- Es el mínimo tiempo que transcurre desde que cambian las entradas hasta que cambia alguna salida
 - Es decir, el tiempo de propagación del camino con menor retardo que va de las entradas a las salidas

❖ En un conjunto de flip-flops (t_{cFF}):

- Es el mínimo tiempo que transcurre desde que llega el flanco activo de reloj hasta que cambia alguna salida

Circuitos secuenciales síncronos: requisitos temporales para un correcto funcionamiento

❖ Tras un flanco activo del reloj:

- Las entradas de los flip-flops (señales de estado siguiente) deben permanecer estables al menos durante el **tiempo de retención** (t_{hold})
 - ✓ Para ello es necesario que el tiempo de contaminación de los flip-flops más el de la parte combinacional no sea menor que t_{hold}

$$t_{\text{cFF}} + t_{\text{c}} \geq t_{\text{hold}}$$