

1. INTRODUCCIÓN A LA ARQUITECTURA DE COMPUTADORES: EJERCICIOS Y CUESTIONES

1.1. ¿Cómo afectan a la productividad y a la latencia las siguientes mejoras?

- A) UCP encauzada (*pipeline*).
- B) Multitarea mediante tiempo compartido.
- C) Procesamiento paralelo de los programas.

1.2. Inicialmente, las únicas instrucciones de un computador que tienen acceso a memoria son las de carga (LOAD) y las de almacenamiento (STORE). Sobre una determinada carga de trabajo se han calculado los porcentajes de utilización de las instrucciones. Estos porcentajes junto con la duración de las instrucciones son

Operación	Frecuencia	Nº ciclos reloj
LOAD	21%	2
STORE	12%	2
Aritm./lóg.	43%	1
Saltos	24%	2

Se quiere conocer el efecto de añadir instrucciones aritmético/lógicas que tengan un operando en memoria. Estas nuevas instrucciones supondrán el 25% de las instrucciones aritmético/lógicas que se ejecuten y tendrán una duración de dos ciclos de reloj. El nuevo repertorio de instrucciones ofrece la ventaja de que se necesitan menos instrucciones LOAD, pero tiene el inconveniente de que el número de ciclos de reloj necesarios para un salto pasa a ser 3.

¿Mejorará el tiempo TUCP con el nuevo repertorio de instrucciones?

1.3. A) Probar que $MIPS = F / (CPI * 10^6)$

B) Un compilador optimizado para la máquina inicial del ejercicio anterior reduce a la mitad las instrucciones aritmético/lógicas, pero deja sin reducir las demás. Siendo el ciclo de reloj de 20 ns, comparar MIPS y TUCP en los casos de compilación sin optimizar y optimizada. ¿Corresponde el mejor valor de TUCP al mejor valor de MIPS?

1.4. Supongamos que mejoramos por un factor de 10 una función de un computador. En el computador mejorado esa función se utiliza durante un 50% del tiempo. A) ¿Cuál es la ganancia total de velocidad? B) ¿Durante qué porcentaje de tiempo se utilizaba esa función en el computador no mejorado?

1.5. ¿Cómo se reduce más la media geométrica de los tiempos de ejecución normalizados, reduciendo en un tiempo t el tiempo de ejecución de un programa rápido o el de un programa lento?

1.6. Sean N el número de dados de una oblea, N_G el número de dados sin defecto y N_D el número de puntos defectuosos en la oblea. A) Si añadimos un defecto al azar sobre la oblea, ¿cuál es la probabilidad de que ese defecto afecte a un dado bueno? B) Con otras palabras, ¿cuánto será dN_G/dN_D ? C) Resuelve la ecuación diferencial del apartado B, ¿cuánto resulta ser el aprovechamiento o productividad del dado? D) Si R_D es el número de defectos por unidad de superficie, A es el área de un dado y, simplificando, suponemos que $N = (\text{área de la oblea})/A$, ¿cuánto será el aprovechamiento del dado en función de R_D y A ? E) Compara este resultado con el resultado empírico visto en clase.

1.7. A) Estudia en Hennessy y Patterson [2002, p. 21], la distribución de los costes de los componentes en un PC del año 2001. ¿Qué porcentaje aproximado del coste suponía la DRAM 6 años antes? ¿En qué tipo de componentes cabe esperar mayores reducciones de coste? B) Repasa en Hennessy y Patterson [2002, pp. 22-24]) la diferencia entre coste y precio. Según la fig. 1.10, ¿en cuánto afectará al precio un aumento del coste de los componentes de 100 €?

1.8. {Ejercicio 1.8 de la segunda edición de “Computer Architecture. A Quantitative Approach” de Hennessy y Patterson, pág. 62 y ss.}

[Entre corchetes, la dificultad, según los autores, en un rango de 1 a 50]

A) [15] Para cada uno de los microprocesadores de la siguiente tabla, calcula el número de dados buenos que se obtendrían de una oblea de 20 cm de diámetro, si la densidad de defectos es de un defecto por cm^2 , $\alpha = 3$ y la productividad de la oblea es del 95%.

Microprocesador	Área del dado (mm^2)	Nº. Pins	Tecnología	Coste de la oblea (\$)	Tipo de empaquetado
MIPS 4600	77	208	CMOS, 0.6 μ , 3M	3200	PQFP
Power PC 603	85	240	CMOS, 0.6 μ , 4M	3400	PQFP
HP 71x0	196	504	CMOS, 0.8 μ , 3M	2800	Ceramic PGA
Digital 21064A	166	431	CMOS, 0.5 μ , 4.5M	4000	Ceramic PGA
Super SPARC/60	256	293	BiCMOS, 0.6 μ , 3.5 M	4000	Ceramic PGA

B) [10] Para cada microprocesador de la tabla anterior calcula el coste por dado bueno sin considerar los costes de comprobación de los dados ni los costes de empaquetado.

Información para los apartados siguientes.

- El *coste de comprobación por dado bueno (testing cost)* es

$$\frac{\text{Coste de comprobación por unidad de tiempo} \times \text{Tiempo medio de comprobación de un dado}}{\text{Productividad del dado}}$$

Tanto el coste de comprobación por unidad de tiempo como el tiempo medio de comprobación de un dado son mayores cuanto más rápido y complejo es el circuito integrado.

- El coste de empaquetado (*packaging cost*) depende del material usado, del número de pines y del área del dado. El coste del material usado está en parte determinado por la capacidad de disipar el calor generado por el dado. Por ejemplo, un PQFP (*plastic quad flat pack*) que disipe menos de 1 W, tenga menos de 209 pines y contenga un dado cuyo lado no sobrepase 1 cm, tiene un coste de \$2 (en 1995). Un PGA (*pin grid array*) cerámico admite entre 300 y 600 pines y un dado mayor con mayor consumo, pero cuesta entre \$20 y \$60. Además del coste del material usado para el empaquetado hay un coste derivado de la colocación del dado y la unión de los *pads* a los pines, que oscila entre unos centavos y dos dólares.
- Algunos dados se estropean al empaquetarlos por lo que hay que hacer una comprobación final de los chips. Por simplificar asumiremos que la productividad de la comprobación final es 1. En la práctica es, como mínimo, 0,95.

C) [15] Utilizando la información adicional de la siguiente tabla, calcula el coste de comprobación por dado bueno, el coste de empaquetado y, teniendo en cuenta los resultados del apartado B, el coste total de los microprocesadores.

Tipo de empaquetado	Núm. pines	Coste del material de empaquetado (\$)	Tiempo medio de comprobación (seg)	Coste de comprobación por hora (\$)
PQFP	<220	12	10	300
PQFP	<300	20	10	320
Ceramic PGA	<300	30	10	320
Ceramic PGA	<400	40	12	340
Ceramic PGA	<450	50	13	360
Ceramic PGA	<500	60	14	380
Ceramic PGA	>500	70	15	400

D) [15] En este apartado se desea mostrar la importancia de la productividad del dado en el coste final. Hay importantes diferencias en la densidad de defectos conseguida por distintos fabricantes. Calcula la productividad del dado, el coste del dado, el coste de comprobación por dado bueno y el coste final del microprocesador SuperSPARC/60 suponiendo una densidad de defectos de 0,6 por cm^2 y suponiendo una densidad de defectos de 1,2 por cm^2 .

E) [15] El parámetro α depende de la complejidad del proceso. Por ejemplo, α puede estimarse igual al número de niveles de interconexión. Para el Digital 21064A calcula el coste del dado, el coste de comprobación por dado bueno y el coste final del microprocesador en los casos en que $\alpha = 3$ y $\alpha = 4.5$. Supón 0,8 defectos por cm^2 .